



DEUTSCHES
PATENTAMT

②1 Aktenzeichen: P 44 00 160.6
②2 Anmeldetag: 5. 1. 94
④3 Offenlegungstag: 6. 7. 95

DE 44 00 160 A 1

⑦1 Anmelder:
Würth Elektronik GmbH & Co. KG, 74676
Niedernhall, DE

⑦4 Vertreter:
Ruff, M., Dipl.-Chem. Dr.rer.nat.; Beier, J., Dipl.-Ing.;
Schöndorf, J., Dipl.-Phys.; Mütschele, T.,
Dipl.-Chem. Dr.rer.nat., Pat.-Anwälte, 70173 Stuttgart

⑦2 Erfinder:
Antrag auf Nichtnennung

⑤4 Bus-Leiterplatte

⑤7 Eine Bus-Leiterplatte enthält eine leitende Massefläche, die großflächig ausgebildet ist und mit keinem Potential der zugehörigen Elektronik leitend verbunden ist. Die Massefläche ist an die Anschlußstellen für I/O-Leitungen herangeführt. Sie enthält Anschlußmöglichkeiten zum Anschluß von Filterelementen für jede I/O-Leitung. Die Massefläche kann zusätzlich Verbindungsmöglichkeiten für Abschirmungen der I/O-Leitungen aufweisen.

DE 44 00 160 A 1

Die Erfindung betrifft eine Bus-Leiterplatte für ein Elektroniksystem, mit einer Vielzahl von Anschlußstellen für Eingabe-/Ausgabe-Leitungen, die im folgenden als I/O-Leitungen bezeichnet werden.

Es ist bekannt, daß auf I/O-Leitungen hochfrequente Störungen auf Bus-Systeme eingekoppelt werden. Insbesondere in der Automatisierungstechnik, wo lange Leitungen durch störungsverseuchte Bereiche geführt werden, sind diese hochfrequenten Störungen besonders deutlich.

Solche hochfrequente Störungen führen zu unübersichtlichen und schwer lokalisierbaren Fehlern mit beträchtlichen Auswirkungen.

Es ist bekannt, abgeschirmte I/O-Leitungen in ein Gehäuse einzuführen und über indirekte Steckverbinder mit der empfindlichen Elektronik zu verbinden. Da es sich bei den genannten Störungen vorzugsweise um Gleichtaktstörungen handelt, ist eine eventuell vorhandene Filterung zum Bezugspotential der Elektronik in der Regel unwirksam. Auch eine HF-mäßige Kontaktierung einer vorhandenen Abschirmung mit dem Gehäusepotential ist nicht möglich. Daher wird normalerweise die Schirmung nicht angeschlossen, so daß sie bei hohen Frequenzen keine Wirkung zeigt, oder an das Bezugspotential der Elektronik (GND) angeschlossen, was zu zusätzlichen Störungen des Bezugspotentials führen kann.

Der Erfindung liegt die Aufgabe zugrunde, eine Bus-Leiterplatte zu schaffen, bei der die auf I/O-Leitungen des zugehörigen elektronischen Systems auftretenden hochfrequenten Störimpulse eine möglichst geringe störende Auswirkung aufweisen.

Zur Lösung dieser Aufgabe schlägt die Erfindung eine Bus-Leiterplatte mit den Merkmalen des Anspruchs 1 vor. Weiterbildungen der Erfindung sind Gegenstand der Unteransprüche.

Die erfindungsgemäße Anordnung einer auf einem neutralen, floatenden potential liegenden Massefläche ermöglicht es, mit einfachen technischen Mitteln eine hochfrequenzgerechte Filterung aller oder mindestens der hiervon betroffenen I/O-Leitungen durchzuführen und dadurch eine hohe Störfestigkeit gegenüber den Störungen beim Betrieb komplexer elektronischer Gerätesysteme zu gewährleisten.

Die Störfestigkeit ist insbesondere im Hinblick auf die elektromagnetische Verträglichkeit von besonderer Bedeutung.

In Weiterbildung kann vorgesehen sein, daß die zusätzliche Massefläche großflächig ausgebildet ist und im wesentlichen die gesamte Leiterplatte im I/O-Bereich abdeckt. Dies führt zu einer großflächigen Hochfrequenz-Abschirmung, beispielsweise auf der Rückseite der Bus-Leiterplatte.

In Weiterbildung kann vorgesehen sein, daß die Massefläche nahe an die Anschlußstellen für die I/O-Leitungen herangeführt ist. Es wird mit kurzen Leiterwegen eine hochfrequenzgerechte, niederinduktive Anordnung von induktivitätsarmen Filterkondensatoren ermöglicht. Dieses Filterkonzept wirkt sowohl gegen Gleichtaktstörungen von außen als auch gegen Kabelabstrahlungen nach außen.

Insbesondere kann erfindungsgemäß vorgesehen sein, daß die Massefläche für jede Anschlußstelle aller I/O-Leitungen, mindestens aber für die Anschlußstellen der speziell betroffenen I/O-Leitungen, eine vorzugsweise identisch ausgebildete Anschlußmöglichkeit für

ein Filterelement aufweist.

Diese Anschlußmöglichkeit kann als Kontaktstelle für ein Filterelement in SMD-Technik ausgebildet sein. Dadurch läßt sich vor Einbau der Leiterplatte diese mit den gegebenenfalls auch für jede Leitung verschiedenen Filterelementen, insbesondere Kondensatoren auch unterschiedlicher Werte, automatisch bestücken.

In nochmaliger Weiterbildung kann erfindungsgemäß vorgesehen sein, daß die Massefläche für mindestens eine, vorzugsweise jede Anschlußstelle aller I/O-Leitungen eine Anschlußmöglichkeit für eine Abschirmung der I/O-Leitung aufweist. Dies kann beispielsweise über zusätzliche Pfostenstecker am jeweiligen I/O-Stecker erfolgen.

Erfindungsgemäß kann vorgesehen sein, daß die Massefläche auch mit einem Metallgehäuse verbindbar ist, insbesondere an vielen Stellen durch einfache Schraubverbindungen, so daß dadurch eine niederimpedante Verbindung vorhanden ist.

Weitere Merkmale, Einzelheiten und Vorzüge ergeben sich aus den Patentansprüchen, deren Wortlaut durch Bezugnahme zum Inhalt der Beschreibung gemacht wird, der folgenden Beschreibung einer bevorzugten Ausführungsform der Erfindung sowie anhand der Zeichnung.

Hierbei zeigt die einzige Zeichnungsfigur eine schematische Aufsicht auf einen Ausschnitt aus einer Bus-Leiterplatte nach der Erfindung.

Der Ausschnitt aus der Leiterplatte zeigt drei Reihen A, B, C von durchkontaktierten Löchern 1, 2, 3. Die drei Reihen A, B, C verlaufen parallel zueinander. Die Löcher 2 der Reihe B sind den einzelnen Leitungszügen des Bus zugeordnet, für den die Leiterplatte gedacht ist, beispielsweise einen VME-Bus. Die Reihen A, C der Löcher 1, 3 sind anzuschließenden I/O-Leitungen zugeordnet. Zur Herstellung der Verbindung wird an der Leiterplatte eine Buchsenleiste befestigt, die mit leitenden Pins in die Löcher 1, 2, 3 eingepreßt werden. Die Verbindung erfolgt dann über diese Buchsenleiste. Der Einfachheit halber wird bei der folgenden Darstellung aber von den Löchern 1, 2, 3 selbst gesprochen.

Die drei Reihen A, B, C werden üblicherweise als Slot bezeichnet. Die Leiterplatte enthält im Normalfall mehrere derartiger Slots.

Die Leiterplatte 4 enthält eine zusätzliche metallische Massefläche 5, die großflächig ausgebildet ist und den die Reihen A, B, C aufweisenden Slot allseits umgibt. Zwischen je drei Löchern 1, 2, 3 einer Zeile ist die Massefläche durch querverlaufende Leitungen 6 miteinander verbunden. Auch in Richtung der Längserstreckung der drei Reihen A, B, C verlaufen Leitungsstränge 7, die ebenfalls mit der Massefläche 5 verbunden sind. Dadurch ist die Massefläche 5 auch im Bereich direkt zwischen den Anschlußstellen für die I/O-Leitungen vorhanden.

Die zu der Leiterplatte führenden oder von ihr weg-führenden I/O-Leitungen sollen entweder mit den Löchern 1 der Reihe A oder mit den Löchern 3 der Reihe C verbunden werden. Die Leiterplatte 4 enthält nun im dargestellten Beispiel für jedes Loch 1 der Reihe A und für jedes Loch 3 der Reihe C eine Anschlußmöglichkeit 8 zum Anbringen eines Filterelements, das zur Filterung von hochfrequenten Störungen auf den entsprechenden Leitungen dient. Die Anschlußmöglichkeit 8 enthält zwei Kontaktflächen 9, 10, die einen Abstand voneinander aufweisen. Auf die Kontaktstellen 9, 10 kann ein in SMD-Technik ausgebildetes Filterelement, beispielsweise ein Filterkondensator, aufgelötet werden. Nach

der Erfindung wird es möglich, je nach Verwendungszweck der Leiterplatte 4, für jede einzelne I/O-Leitung einen unterschiedlichen Filterkondensator in SMD-Technik aufzulöten.

Die Massefläche 5 der Leiterplatte 4 enthält zusätzlich direkt neben der Anschlußmöglichkeit 8 für ein Filterelement zusätzlich eine durchkontaktierte Bohrung 11 zur elektrischen Verbindung mit einer Abschirmung der der Anschlußstelle zugeordneten I/O-Leitung. Anstelle des direkten Anbringens der Abschirmung durch Löten kann hier selbstverständlich auch wieder ein Pfo- 10 stenstecker vorgesehen sein, an dem die Abschirmung elektrisch leitend angebracht wird.

Denkt man sich die Leiterplatte 4 in der Figur nach rechts und links fortgesetzt, so sind dort wiederum Slots 15 vorhanden. Jede Bohrung 11, die als Anschlußstelle für die Abschirmung eines I/O-Kabels dient, kann dann auch zur elektrischen Verbindung mit der Abschirmung einer I/O-Leitung des benachbarten Slots dienen.

Die Massefläche 5 der Leiterplatte 4 ist mit keinem Teil der zugehörigen Elektronik verbunden. Sie kann daher als floatierende mit O/A-Masse angesehen werden.

Es ist jedoch ebenfalls möglich, die Massefläche 5 der Leiterplatte 4 an vielen Stellen mit dem metallischen Gehäuse oder einer metallischen Struktur eines Gehäuses zu verbinden, in der die Leiterplatte 4 angeordnet wird. Zu diesem Zweck enthält die Leiterplatte 4 in der Massefläche 5 eine Vielzahl von Löchern 12, die insbesondere im Randbereich der Leiterplatte vorgesehen sind. Durch diese Befestigungslöcher 12 kann die Leiterplatte 4 mit der Gehäusestruktur verschraubt werden.

Patentansprüche

1. Bus-Leiterplatte für ein Elektroniksystem, mit einer Vielzahl von Anschlußstellen für I/O-Leitungen, die an den Bus angekoppelt werden sollen, **gekennzeichnet durch** eine zusätzliche Leiterfläche, die als Massefläche (5) ausgebildet und mit keinem anderen potential des Elektroniksystems verbunden ist.

2. Bus-Leiterplatte nach Anspruch 1, bei der die Massefläche (5) großflächig ausgebildet ist und im wesentlichen die gesamte Leiterplatte (4) im I/O-Bereich abdeckt.

3. Bus-Leiterplatte nach Anspruch 1 oder 2, bei der die Massefläche (5) nahe an die Anschlußstellen für die I/O-Leitung herangeführt ist.

4. Bus-Leiterplatte nach einem der vorhergehenden Ansprüche, bei der die Massefläche (5) für die Anschlußstelle mindestens einer I/O-Leitung zugewise für jede Anschlußstelle aller I/O-Leitungen, **eine identisch ausgebildete Anschlußmöglichkeit (8) für ein Filterelement aufweist**.

5. Bus-Leiterplatte nach einem der Ansprüche 1 bis 4, bei der die Anschlußmöglichkeit (8) als Kontaktstelle (9, 10) für ein Filterelement in SMD-Technik ausgebildet ist.

6. Bus-Leiterplatte nach einem der vorhergehenden Ansprüche, wobei die Massefläche (5) für mindestens eine, vorzugsweise jede Anschlußstelle aller I/O-Leitungen eine Anschlußmöglichkeit (11) für eine Abschirmung der zugehörigen I/O-Leitung aufweist.

7. Bus-Leiterplatte nach einem der vorhergehenden Ansprüche, wobei die Massefläche (5) mit einem Metallgehäuse elektrisch verbindbar ist, vorzugs-

weise an einer Vielzahl von Stellen.

Hierzu 1 Seite(n) Zeichnungen

35

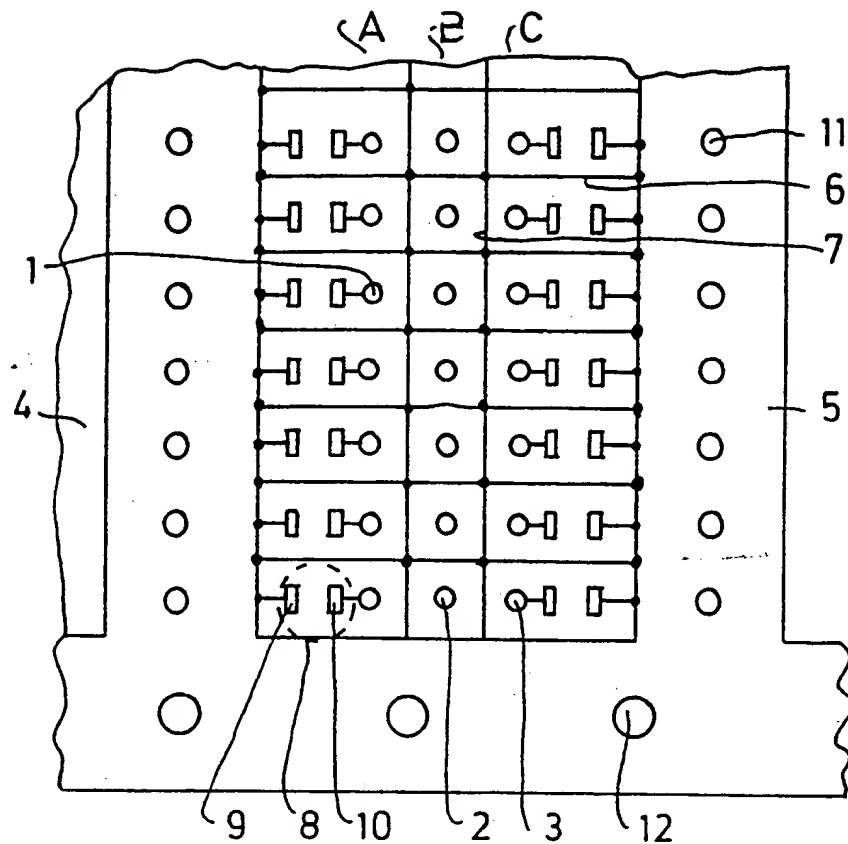
45

50

55

65

DOCKET NO. 100-100-100-100
SERIAL NO. 100-100-100-100
APPLICANT: 100-100-100-100
TERMINED AND CANCELLED BY 100-100-100-100
R.O. BOX 5580
HOLLYWOOD, FLORIDA 33055
TEL. (305) 555-1100



DOCKET NO: ER98P2544
SERIAL NO:
APPLICANT: Hofst Belau
LERNER AND GREENBERG P.A.
P.O. BOX 2480
HOLLYWOOD, FLORIDA 33022
TEL. (954) 925-1100